

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-97352

(43) 公開日 平成8年(1996)4月12日

(51) IntCl.⁶

H 0 1 L 25/04

25/18

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 25/ 04

Z

審査請求 有 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平6-235149

(22) 出願日 平成6年(1994)9月29日

(71) 出願人 000164450

九州日本電気株式会社

熊本県熊本市八幡一丁目1番1号

(72) 発明者 山本 武

熊本県熊本市八幡町100番地 九州日本電気株式会社内

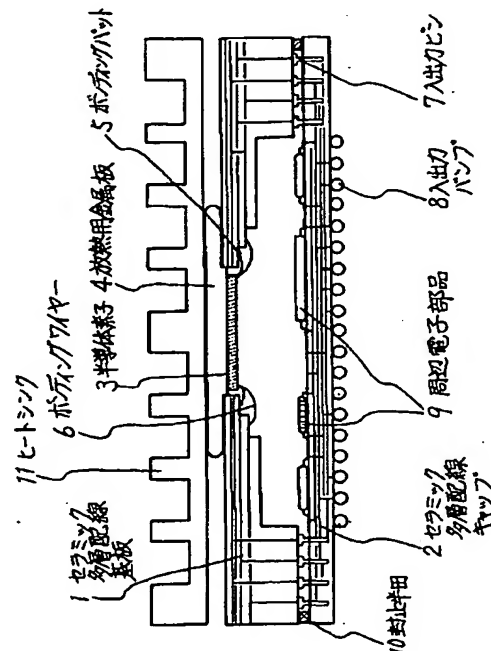
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 電子部品内蔵のマルチチップモジュール

(57) 【要約】

【目的】 パッケージのキャップに多層配線による内部配線を有し、かつ周辺電子部品を搭載することにより半導体チップの放熱効果を向上できる。

【構成】 基板1は一方の面に所定の開口部を有し、この開口部がキャップ2に接合する。開口部底面には放熱金属板4が外側から接着され、放熱金属板4上に半導体チップ3が搭載され、開口部の周端面には入出力ピン7が固着されて多層配線を介して開口部内のパッド5に接続されている。キャップ2は基板1の開口部と接合する周縁部に入出力ピン7が挿入されるピン孔が穿孔され、ピン孔の底部に接続パッドが配設される。基板1と対向するキャップ面には周辺電子部品9が配置され、これらの各端子はキャップ面に配設された接続パッドを介して内部の多層配線に接続される。反対面には入出力バンプ8が接続されバンプ8と所定の接続パッドとがそれぞれ接続されている。



【特許請求の範囲】

【請求項1】 多層構造でかつ一方向に設けられた入出力端子に所定の多層配線が接続されたセラミック多層配線キャップと、このセラミック多層配線キャップの他方面に対向した一方向の周縁部内側に所定の深さで開けた第1の開口部およびこの開口部よりも深くかつ狭い矩形の第2の開口部からなる少なくとも2段の段差をもつ凹部が設けられ前記多層配線の端部と接続するパッド部が前記第2の開口部周縁部に配設されるとともに、前記第2の開口部底面に搭載された半導体チップの入出力ピンおよび前記パッドをワイヤボンディングで接続するセラミック多層配線基板とを有し、対向するそれぞれの前記周縁部が互に接着されることによって前記セラミック多層配線キャップの配線と前記セラミック多層配線基板の配線とが接続される電子部品内蔵のマルチチップモジュールにおいて；前記セラミック多層配線キャップの前記他方面は、前記第1の開口部に対向する面内に前記半導体チップの周辺回路の電子部品が搭載され、これら電子部品が導電性の接続ピンを用いた接続手段により前記セラミック多層配線基板の配線と接続されるとともにこれらのピンおよび前記周辺回路の電子部品の入出力配線のうち所定の配線が前記入出力端子に接続されることを特徴とする電子部品内蔵のマルチチップモジュール。

【請求項2】 前記接続手段は、前記セラミック多層配線基板の前記多層配線が前記導電性の接続ピンに接続され、これらのピンが接する前記セラミック多層配線キャップの前記他方面にこれらのピンと嵌合するようにピン孔が穿孔され、これらピン孔の底部には前記電子部品および前記入出力端子に接続される前記多層配線が接続された導電性の接続パッドが配設されることを特徴とする請求項1記載の電子部品内蔵のマルチチップモジュール。

【請求項3】 前記ピン孔は、前記底部および孔内面が導電性のパッドを形成すること、および前記孔内面が導電性でかつ前記一方向まで貫通したスルーホールを形成することの少なくとも一方を備えるように形成されることを特徴とする請求項2記載の電子部品内蔵のマルチチップモジュール。

【請求項4】 前記セラミック多層配線キャップの前記他方面に前記周辺回路の電子部品全体を囲むように配置されるとともに前記第1の開口部の深さよりも浅くかつ内面の複数個所に接して嵌合するようにセラミックで形成した枠を接着したことを特徴とする請求項1記載の電子部品内蔵のマルチチップモジュール。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子部品内蔵のマルチチップモジュールに係わり、特にセラミック多層配線キャップに複数の電子部品を搭載したマルチチップモジュールに関する。

【0002】

【従来の技術】 従来のこの種の電子部品内蔵のマルチチップモジュールは、例えばマルチチップモジュールの断面図を示した図4を参照すると、セラミック多層配線基板1と、この基板に半導体チップ3の裏面をロー付けで接着して搭載した放熱用金属板4と、半導体チップ3の入出力配線接続用パッドと基板内の配線とを接続するボンディングパッド5と、このボンディングパッド5と基板内の配線を介して接続される周辺回路の電子部品（以下、周辺電子部品と称す）9を搭載するための接続パッド12と、半導体チップ3および周辺電子部品の入出力信号をボンディングパッド5およびボンディングパッド5を介して外部に入出力するための入出力ピン7とを有し、基板1には半導体チップ3を搭載するための開孔部が設けられ、この開孔部には金属キャップ14が装着されるとともに、放熱用金属板4の半導体チップ3搭載面の反対面には放熱用金属板4の放熱効果を高めるために接着されたヒートシンク11を備えて構成されている。

【0003】 放熱用金属板4は基板1とヒートシンク11とで挟まれた状態にあり、放熱用金属板4の厚みによって生じた間隙部の基板上面に周辺電子部品9が搭載されるようになっている。

【0004】 また開口部の大きさは、金属キャップ14取り付け面から放熱用金属板4取り付け面の方向に所定の深さで段階的に小さくなり、その階段部分にボンディングパッド5が配置されている。

【0005】 従来のこの種の電子部品内蔵のマルチチップモジュールの他の一例が、特開平1-308057号公報に記載されている。同公報記載のマルチチップモジュールを断面図で示した図5（a）およびハンダバンプによる接続パッド部分の断面図を示した図5（b）を参照すると、第1のセラミック基板15と第2のセラミック多層基板（前述した従来例のセラミック多層配線キャップに相当する）16を重ね合せた構造を有し、第1のセラミック基板15は第2のセラミック多層基板16と対向する面に複数の開口部を設け、これら開口部の大きさは所定の深さで2段階になり、その階段部分にボンディングパッド5が配置され底部に半導体チップ3が搭載されるとともに、ボンディングパッド5と半導体チップ3のパッドとはワイヤボンディングされている。

【0006】 ボンディングパッド5はスルーホール17により第1のセラミック基板15の開口部周縁部に導出され、接続パッド18により第2のセラミック多層基板16の内部に配設された多層配線の所定の配線端部の接続パッド19にハンダバンプにより接続される。第2のセラミック多層基板16の反対面には入出力ピン7が副数個配設され、多層配線の端部に接続することによって接続パッド19に電気的に接続されている。

【0007】

【発明が解決しようとする課題】 上述した従来の一例の

マルチチップモジュールは、基板1とヒートシンク11とで挟まれ、放熱用金属板4の厚みによって生じた間隙部の基板上面に周辺電子部品9が搭載されるため、パッケージの製作工程が長くなる。すなわち従来の工程では、ダイボンディング→ワイヤボンディング→キャップ封止→周辺電子部品の取り付け→ヒートシンク付け、のように少なくとも順次に処理する6工程を必要とし、ケース側の製作工程が完了しなければ周辺電子部品の取り付け工程に進めない。

【0008】また、これらの電子部品による発熱のため放熱に対する設計上の自由度が小さくなる。すなわち放熱用金属板4とヒートシンク11取り付け側に電子部品を搭載するが、そのスペースを確保するために、放熱用金属板4とヒートシンク11の大きさの設計に対して制約を受ける。

【0009】さらに、基板1の開口部円周部分だけにしか入出力ピン7が配置できず、したがって全面に基盤目のように入出力ピン7を配設して多ピン化に対応できるようにするフルグリッドアレイが実現できないため、ピン数が多い場合は適さないという欠点がある。

【0010】一方、従来の他の一例のマルチチップモジュールは、フルグリッドアレイを実現することは可能であるが、第1のセラミック基板15と第2のセラミック多層基板16との間を電氣的に接続するのはハンダバンプ20を介して行なわれるために、これらの基板の反りが大きい場合、あるいはハンダバンプ20の直径が大き過ぎるか逆に小さ過ぎるときは、電氣的接続が確実に行なわれない場合がある。

【0011】本発明の目的は、上述した欠点を鑑み込まれたものであり、パッケージのキャップに多層配線による内部配線を有し、さらに周辺電子部品を搭載することにより半導体チップの放熱効果低減できるマルチチップモジュールを提供することにある。

【0012】

【課題を解決するための手段】本発明の電子部品内蔵のマルチチップモジュールの特徴は、多層構造でかつ一方面に設けられた入出力端子に所定の多層配線が接続されたセラミック多層配線キャップと、このセラミック多層配線キャップの他方面に対向した一方の周縁部内側に所定の深さで開けた第1の開口部およびこの開口部よりも深くかつ狭い矩形の第2の開口部からなる少なくとも2段の段差をもつ凹部が設けられ前記多層配線の端部と接続するパッド部が前記第2の開口部周縁部に配設されるとともに、前記第2の開口部底面に搭載された半導体チップの入出力ピンおよび前記パッドをワイヤボンディングで接続するセラミック多層配線基板とを有し、対向するそれぞれの前記周縁部が互に接着されることによって前記セラミック多層配線キャップの配線と前記セラミック多層配線基板の配線とが接続される電子部品内蔵のマルチチップモジュールにおいて、前記セラミック多層

配線キャップの前記他方面は、前記第1の開口部に対向する面内に前記半導体チップの周辺回路の電子部品が搭載され、これら電子部品が導電性の接続ピンを用いた接続手段により前記セラミック多層配線基板の配線と接続されるとともにこれらのピンおよび前記周辺回路の電子部品の入出力配線のうち所定の配線が前記入出力端子に接続されることにある。

【0013】また、前記接続手段は、前記セラミック多層配線基板の前記多層配線が前記導電性の接続ピンに接続され、これらのピンが接する前記セラミック多層配線キャップの前記他方面にこれらのピンと嵌合するようにピン孔が穿孔され、これらピン孔の底部には前記電子部品および前記入出力端子に接続される前記多層配線が接続された導電性の接続パッドが配設されてもよい。

【0014】さらに、前記ピン孔は、前記底部および孔内面が導電性のパッドを形成すること、および前記孔内面が導電性でかつ前記一方面まで貫通したスルーホールを形成することの少なくとも一方を備えるように形成されてもよい。

【0015】さらにまた、前記セラミック多層配線キャップの前記他方面に前記周辺回路の電子部品全体を囲むように配置されるとともに前記第1の開口部の深さよりも浅くかつ内面の複数個所に接して嵌合するようにセラミックで形成した枠を接着してもよい。

【0016】

【実施例】次に、本発明の実施例について図面を参照しながら説明する。

【0017】図1は本発明の第1の実施例を示すマルチチップモジュールの断面図であり、図2(a)はセラミック多層配線キャップに搭載される周辺電子部品の端子接続用の接続パッド部分の断面図である。図2(b)は半導体チップ搭載用の基板の配線とセラミック多層配線キャップの多層配線を電氣的に接続する入出力ピン部分の断面図である。

【0018】図1を参照すると、公知の技術でアルミナ等のグリーンシートを積層して焼成されたセラミック多層配線基板1と、セラミック多層配線キャップ2と、半導体チップ3を搭載する放熱用金属板4とを備え、セラミック多層配線基板1は一方面に所定の大きさの第1の開口部とこの開口部よりも小さい第2の開口部とこの開口部よりも小さい第3の開口部とこの開口部よりも小さい第4の開口部とを有し、これらの開口部の深さはアルミナシートの積層数により決まる。

【0019】第1の開口部がセラミック多層配線キャップ2に接合し、第2および第3の開口部は半導体チップ3の入出力パッドとセラミック多層配線基板1の配線とをワイヤボンディングするためのボンディングパッド5が配設される。

【0020】第4の開口部は放熱金属板4が外側から公知のロー付け技術を用いて接着され、開口部側の放熱金

属板4上に半導体チップ3が搭載されている。さらに、第1の開口部の周縁部には入出力ピン7が所定の個数だけ公知のロー付け技術を用いて固着され、その固着部は基板内部の多層配線を介して第2および第3の開口部のボンディングパッド5に電気的に接続されている。

【0021】セラミック多層配線キャップ2は、セラミック多層配線基板1と同様な技術により製作される多層セラミックキャップであり、セラミック多層配線基板1の第1の開口部の周縁部と接合する周縁部に入出力ピン7が挿入されて電気的に接続するためのピン孔が所定のピン数穿孔されており、このピン孔の底部に接続パッド13が配設されている。これらの接続パッド13はセラミック多層配線キャップ内の多層配線に電気的に接続されている。このピン孔の深さはストッパーの付いたピンの長さにより決る。このピンは例えば、ピン全長が3.8mmで、一方のピン先端から2.8mmの位置に直径1.2mmの鐮状のストッパーを有し、ピンの他方の一端がこのストッパーの位置までセラミック多層配線基板1に生め込まれ、他のピン先端との高さが揃えられる。

【0022】セラミック多層配線基板1の第1の開口部と対向するセラミック多層配線キャップの一方面には周辺電子部品9が配置され、これらの周辺電子部品9の各端子はキャップの同一面に配設された接続パッド12を介して内部の多層配線に電気的に接続される。電子部品搭載面の反対面には入出力バンプ8が公知の技術で接続されており、これらのバンプ8と所定の接続パッド12および接続パッド13とがそれぞれ電気的に接続されている。これらバンプ8は従来のようにピンを用いることも可能である。

【0023】放熱用金属板4の他方面にはヒートシンク11が接着されており、セラミック多層配線基板1の開口部周縁部とセラミック多層配線キャップ2の周縁部とはハンダ等の封止材を用いて機密封止されている。

【0024】この封止材は、セラミック多層配線基板1およびセラミック多層配線キャップ2の交換をそれぞれ容易にするためにも、低温で封止可能で、かつそれぞれの熱膨張係数の違いによる応力を緩和できる封止用ハンダ材料を選択することが望ましい。

【0025】上述した構造を有する本実施例のマルチチップモジュールは、セラミック多層配線キャップ2のアルミナシートの積層数および内部配線パターン変更することにより、電気的特性に対する設計の自由度を向上させることができる。すなわち、アルミナシートの表面にはタングステン(W)が印刷されて電気回路が形成される。この電気回路パターンおよびアルミナシートの積層数を変えることにより、パッケージの電気的特性(例えばインダクタンス、キャパシタンス、抵抗)を自由に変化させることができるのである。

【0026】なお、上述の説明では半導体チップ3を搭載する開口部が1つの場合を説明したが、これらの組み

合せを同一基板上において複数組設けてもよい。

【0027】また、ピン孔は底面に配設された接続パッド13だけでなくピン孔の内部全面をパッドとなるようにしてもよい。

【0028】さらに、入出力ピン7をセラミック多層配線キャップ2側に配設し、この入出力ピンと嵌合するピン孔はセラミック多層配線基板1に配設してもよい。

【0029】さらにまた、ピン孔はその内面が導電性であれば反対面まで貫通したスルーホール形状でもよい。このスルーホールのとき以外は入出力バンプ8はセラミック多層配線キャップ2の電子部品搭載面の反体面全体に渡って基盤目状に配設できる。

【0030】本発明の第2の実施例を断面図で示した図3を参照すると、このマルチチップモジュールの第1の実施例との相違点は、セラミック多層配線キャップ2の電子部品搭載面にセラミック棒21を配設したことである。その他の構造は第1の実施例同様であるのでここでの説明は省略する。

【0031】このセラミック棒21は第1の開口部の形状に合せて周辺電子部品9を囲むような形状を有し、その接着は公知のロー付け技術を用いている。

【0032】このセラミック棒21を配設することにより、セラミック多層配線基板1およびセラミック多層配線キャップ2を接合する際に、このセラミック棒21を位置決め治具として利用できるので、接続ピン7群が多数配設されている場合はこれらのピン群をピン孔に挿入することが容易である。

【0033】また、セラミック多層配線キャップ2側に搭載した周辺電子部品等を、セラミック多層配線基板1と接合するときに破損等と不具合から保護することができる。

【0034】なお、上述の説明ではセラミック棒21を第1の開口部の形状に合せた形状としたが、位置決め治具として利用できる形状であれば、例えばL字型、コの字型(図中点線で示す)等のどのような形状でもよい。

【0035】

【発明の効果】以上説明したように、本発明の電子部品内蔵のマルチチップモジュールは、セラミック多層配線キャップの周縁部に穿孔され導電性のパッドを内面に有するピン孔にセラミック多層配線基板の入出力ピンを挿入するので、セラミック多層配線キャップおよびセラミック多層配線基板間の電気的接合が確実に行なわれ、かつ挿入を確実に行なうセラミック棒を備えることができるので、セラミック多層配線キャップのピン孔にセラミック多層基板側の入出力ピンを挿入して熱を加えるだけで封止ができ、かつセラミック多層基板上面のスペースに周辺電子部品を搭載しないのでヒートシンクの取り付けが容易であるから、パッケージの組み立て時の作業性の向上に寄与する。

【0036】さらに、セラミック多層配線キャップに半導体チップの周辺電子部品を搭載するので、セラミック多層配線基板上面のスペースを有効利用することができ、放熱金属板およびヒートシンクの選択自由度が大きくなる。

【0037】また、セラミック多層配線キャップの周辺電子部品搭載面の反対面には、入出力端子を全面に設けることができるので、多ピン型のパッケージにも対応できる。

【0038】さらに、セラミック多層配線基板とセラミック多層配線キャップとをそれぞれ独立に組み立てることができるので、パッケージ製作工程の短縮に寄与する。

【0039】さらにまた、セラミック多層配線基板とセラミック多層配線キャップとを接着するために低温封止ハンダを用いるので、セラミック多層配線キャップ側に搭載した周辺電子部品と、セラミック多層配線基板側に搭載した半導体チップが故障した場合の交換が容易である。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すマルチチップモジュールの断面図である。

【図2】(a) 図1に示したマルチチップモジュールの接続パッド12の部分の断面図である。

* (b) 図1に示したマルチチップモジュールの接続パッド11部分の断面図である。

【図3】本発明の第2の実施例を示すマルチチップモジュールの断面図である。

【図4】従来のマルチチップモジュールの一例の断面図である。

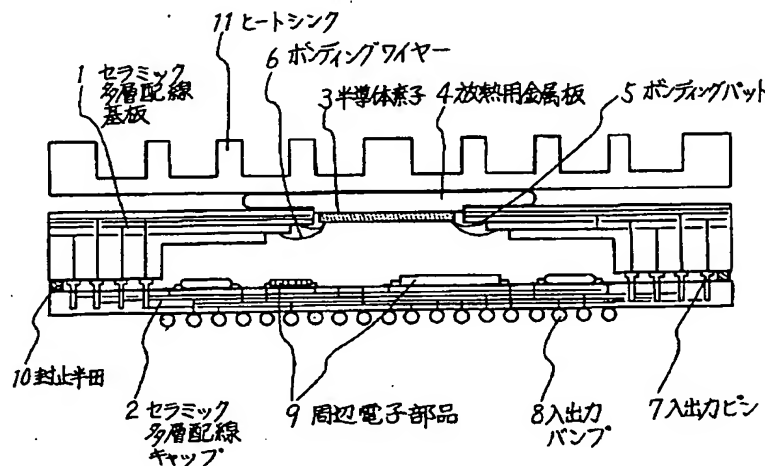
【図5】(a) 従来のマルチチップモジュールの他の例の断面図である。

(b) 図5(a)に示したマルチチップモジュールの接続パッド11部分の断面図である。

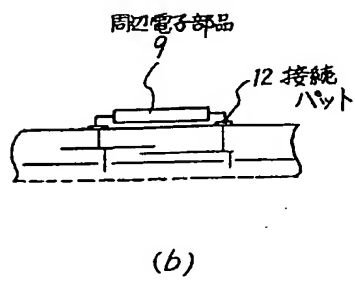
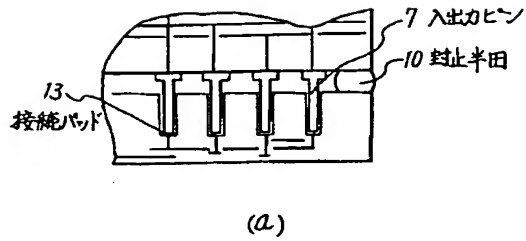
【符号の説明】

- 1 セラミック多層配線基板
- 2 セラミック多層配線キャップ
- 3 半導体チップ
- 4 放熱用金属板
- 5 ボンディングパッド
- 6 ボンディングワイヤ
- 7 入出力ピン
- 8 入出力バンパ
- 9 周辺電子部品
- 10 封止ハンダ
- 11 ヒートシンク
- 12, 13 接続パッド
- 21 セラミック枠

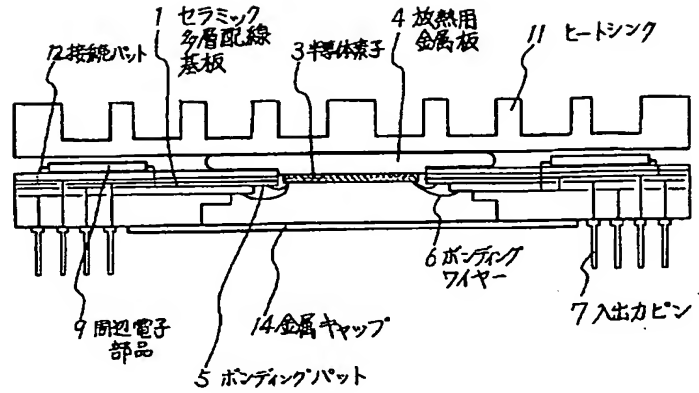
【図1】



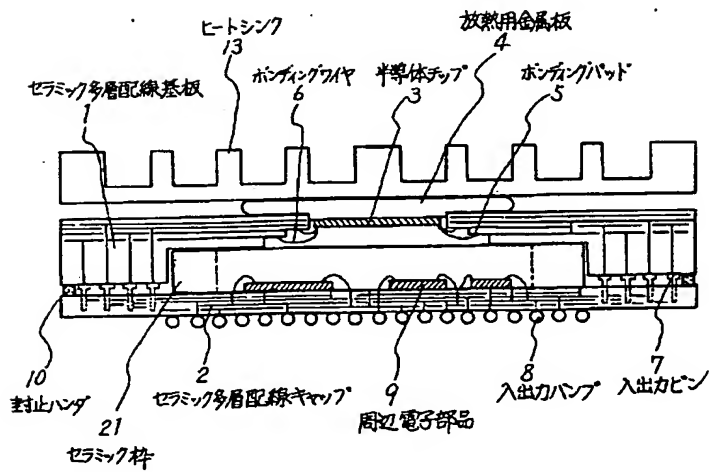
【図 2】



【図 4】



【図 3】



【図5】

